


**LAMINATED CERAMIC CAPACITOR AND MANUFACTURE OF IT****Patent number:** JP2000331865 (A)**Also published as:****Publication date:** 2000-11-30 JP3472193 (B2)**Inventor(s):** YOSHIDA MASAYUKI; SASAKI TOMOYUKI; AOKI SHUNJI**Applicant(s):** TDK CORP**Classification:****- international:** *H01G4/12; H01G4/30; H01G4/12; H01G4/30; (IPC1-7): H01G4/12; H01G4/12; H01G4/30***- european:****Application number:** JP19990135273 19990517**Priority number(s):** JP19990135273 19990517**Abstract of JP 2000331865 (A)**

**PROBLEM TO BE SOLVED:** To provide a laminated ceramic capacitor wherein an internal electrode which is thinner than a conventional conductive paste and high in dimension precision (profile and thickness) is formed for smaller size and larger capacity while excellent in high-frequency characteristics. **SOLUTION:** A PET film 1 where, as a conductive process supporter, a conductive layer 2 is formed on its surface is provided with a resist 4, and the conductive layer 2 is covered except for an internal electrode formation pattern 3 where the conductive layer 2 is exposed. An electroplating film 10 is formed on the conductive layer 2 by electroplating, and then the electroplating film 10 is so arranged as an internal electrode as to overlap a non-sintered ceramic dielectrics layer while the PET film 1 is peeled off the electroplating film 10 for lamination.



---

Data supplied from the esp@cenet database — Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-331865

(P2000-331865A)

(43)公開日 平成12年11月30日(2000.11.30)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	特許出願公開番号
H 0 1 G 4/12	3 5 2	H 0 1 G 4/12	3 5 2 5 E 0 0 1
	3 5 8		3 5 8 5 E 0 8 2
	3 6 1		3 6 1
	3 6 4		3 6 4
4/30	3 0 1	4/30	3 0 1 C

審査請求 未請求 請求項の数7 O L (全 15 頁) 最終頁に続く

(21)出願番号 特願平11-135273

(22)出願日 平成11年5月17日(1999.5.17)

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋一丁目13番1号

(72)発明者 吉田 政幸

東京都中央区日本橋一丁目13番1号ティー  
ディーケイ株式会社内

(72)発明者 佐々木 智之

東京都中央区日本橋一丁目13番1号ティー  
ディーケイ株式会社内

(74)代理人 100079290

弁理士 村井 隆

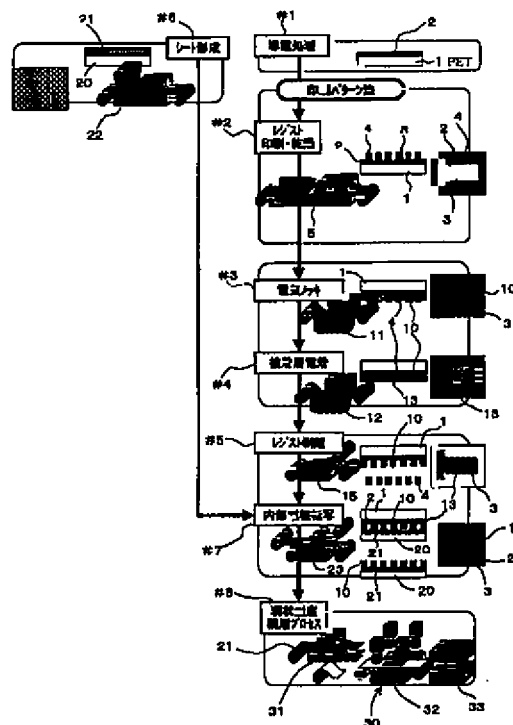
最終頁に続く

(54)【発明の名称】 積層セラミックコンデンサ及びその製造方法

(57)【要約】

【課題】 従来の導電ペーストよりも薄くかつ寸法精度(外形と厚み)の高い内部電極を形成可能で、ひいては小型化、大容量化に適し、高周波特性の良好な積層セラミックコンデンサを提供する。

【解決手段】 導電層2が表面に形成された導電処理支持体としてのPETフィルム1にレジスト4を設けて前記導電層2が露出する内部電極形成パターン3を残して前記導電層2を覆い、電気メッキにより電析メッキ膜10を前記導電層2上に形成した後、前記電析メッキ膜10を内部電極として未焼成セラミック誘電体層と重なる配置にするとともに前記電析メッキ膜10から前記PETフィルム1を剥離して積層する構成である。



## 【特許請求の範囲】

【請求項1】 セラミック誘電体層と同時焼成可能な金属材料の電析メッキ膜で内部電極が形成され、隣合う前記内部電極間に前記セラミック誘電体層が介在して積層されてなることを特徴とする積層セラミックコンデンサ。

【請求項2】 第1のセラミック誘電体層の欠落部に当該第1のセラミック誘電体層と略同じ厚さの電析メッキ膜が設けられて内部電極が構成され、隣り合う前記内部電極間に第2のセラミック誘電体層が介在して積層されてなり、前記電析メッキ膜は前記第1及び第2のセラミック誘電体層と同時焼成可能な金属材料であることを特徴とする積層セラミックコンデンサ。

【請求項3】 導電層が表面に形成された導電処理支持体にレジストを設けて前記導電層が露出する内部電極形成パターンを残して前記導電層を覆い、電気メッキにより電析メッキ膜を前記導電層上に形成した後、前記電析メッキ膜を内部電極として未焼成セラミック誘電体層と重なる配置にするとともに前記電析メッキ膜から前記導電処理支持体を剥離して積層することを特徴とする積層セラミックコンデンサの製造方法。

【請求項4】 前記電析メッキ膜上に泳動電着法にて接着層を形成し、該接着層により前記電析メッキ膜を前記未焼成セラミック誘電体層に接着させる請求項3記載の積層セラミックコンデンサの製造方法。

【請求項5】 導電層が表面に形成された導電処理支持体にレジストを兼ねた第1の未焼成セラミック誘電体層を設けて前記導電層が露出する内部電極形成パターンを残して前記導電層を覆い、電気メッキにより電析メッキ膜を前記第1の未焼成セラミック誘電体層と略同じ厚みで前記導電層上に形成した後、内部電極となる前記電析メッキ膜及び前記第1の未焼成セラミック誘電体層と第2の未焼成セラミック誘電体層とが重なる配置にするとともに前記電析メッキ膜及び前記第1の未焼成セラミック誘電体層から前記導電処理支持体を剥離して積層することを特徴とする積層セラミックコンデンサの製造方法。

【請求項6】 前記レジストを兼ねた未焼成セラミック誘電体層が感光性高分子材料をバインダとして用いたものであり、露光及び現像処理によって前記導電層が露出する内部電極形成パターンを形成する請求項5記載の積層セラミックコンデンサの製造方法。

【請求項7】 前記レジストを兼ねた未焼成セラミック誘電体層を泳動電着により前記導電層上に形成する請求項5記載の積層セラミックコンデンサの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電気メッキにより内部電極を形成することで、多層化、小型大容量化を図ることのできる積層セラミックコンデンサ及びその製造

方法に関する。

## 【0002】

【従来の技術】従来、積層コンデンサ等のような内部電極を有するセラミック積層電子部品の製造に際しては、金属—セラミック—体焼成技術が用いられている。すなわち、セラミックグリーンシート（未焼成セラミック誘電体シート）上に導電ペーストをパターン印刷し、内部電極を形成する。次に、内部電極が形成されたセラミックグリーンシートを複数枚積層し、上下に内部電極の印刷されていないセラミックグリーンシートを適宜の枚数積層し、セラミック積層体を得る。あるいは、セラミックスペーストと導電ペーストとを順次所定の形状に印刷し、セラミック積層体を得る。しかる後、上記のようにして得られたセラミック積層体を厚み方向に加圧し、セラミック層同士を密着させる。その後、セラミック積層体を焼成し、焼結体を得る。得られた焼結体の外表面に、適宜の外部電極を形成し、セラミック積層電子部品を得る。

## 【0003】

【発明が解決しようとする課題】近年、電子部品においては一層の小型化が求められており、セラミック積層電子部品においても小型化及び薄型化が強く求められている。セラミック積層電子部品の小型化及び薄型化を進める場合、内部電極間に挟まれているセラミック層の厚みを薄くすることが必要となり、従って、より薄いセラミックグリーンシートを用いてセラミック積層体を作製しなければならない。

【0004】しかしながら、セラミックグリーンシートの厚みを薄くするにも限度があり、薄くなり過ぎた場合にはセラミックグリーンシートを単体で扱うことができなくなる。加えて、セラミック積層体を得た段階で、内部電極が重なり合っている部分では、内部電極が存在しない部分に比べて厚みが大きくなり（例えばグリーンシート厚2〜3 $\mu\text{m}$ に対して内部電極厚1.5〜2 $\mu\text{m}$ ）、両者の間で段差が生じがちであり、その段差に起因してシート積層時の積層ずれが発生する。また、焼結に先立ってシートと内部電極を接着させるために大きなプレス圧（1ton/cm<sup>2</sup>程度）が必要となり、厚み方向にセラミック積層体を加圧した段階で、上記段差が生じているため、内部電極の重なり合っている部分においてのみ上下の層が加圧され、他の領域では十分に加圧されなくなったり、あるいは加圧後の変形が著しくなったりする。その結果、焼結体においてデラミネーションと称されている層間剥離現象が生じがちであった。また、加圧後の変形に起因して焼成後の容量ばらつきが大きくなる。さらに、セラミックグリーンシート中の溶剤により、内部電極が膨潤し、所望の形状の内部電極を正確に形成することができないこともあった。また、Ni粉末をペースト化してスクリーン印刷法にて形成する内部電極は、焼成後の粉末凝集による電極厚みばらつきが大き

い。また、ESL（等価直列インダクタンス）やESR（等価直列抵抗）が大きくなるため、高周波に対する特性が劣化する傾向にある。

【0005】さらに、セラミック積層電子部品の小型化に伴って、内部電極の寸法精度を高めることが強く求められる。すなわち、内部電極の寸法精度を高めることにより、内部電極が形成されている領域の周囲の絶縁領域の幅を狭くし、それによってセラミック積層電子部品の小型化を果たすことが試みられている。しかしながら、導電ペーストを印刷して内部電極を形成する従来法では、内部電極の寸法精度を高めることは難しく、内部電極寸法の設定値に対してばらつき（R）を $20\mu\text{m}$ 以下とすることが困難であった。

【0006】上記のような問題は、セラミックペーストと導電ペーストを交互に印刷しセラミック積層体を得る方法でも同様であった。

【0007】なお、特開平6-302469号公報において内部電極を真空蒸着でパターンニングした後、無電解メッキで所要膜厚とする製法が提案されているが、工程が複雑化する問題がある。

【0008】本発明は、上記の点に鑑み、従来の導電ペーストよりも薄くかつ寸法精度（外形と厚み）の高い内部電極を形成可能で、ひいては小型化、大容量化に適し、高周波特性の良好な積層セラミックコンデンサ及びその製造方法を提供することを目的とする。

【0009】本発明のその他の目的や新規な特徴は後述の実施の形態において明らかにする。

【0010】

【課題を解決するための手段】上記目的を達成するために、本願請求項1の発明に係る積層セラミックコンデンサは、セラミック誘電体層と同時焼成可能な金属材料の電析メッキ膜で内部電極が形成され、隣合う前記内部電極間にセラミック誘電体層が介在して積層されてなることを特徴としている。

【0011】本願請求項2の発明に係る積層セラミックコンデンサは、第1のセラミック誘電体層の欠落部に当該第1のセラミック誘電体層と略同じ厚さの電析メッキ膜が設けられて内部電極が構成され、隣り合う前記内部電極間に第2のセラミック誘電体層が介在して積層されてなり、前記電析メッキ膜は前記第1及び第2のセラミック誘電体層と同時焼成可能な金属材料であることを特徴としている。

【0012】本願請求項3の発明に係る積層セラミックコンデンサの製造方法は、導電層が表面に形成された導電処理支持体にレジストを設けて前記導電層が露出する内部電極形成パターンを残して前記導電層を覆い、電気メッキにより電析メッキ膜を前記導電層上に形成した後、前記電析メッキ膜を内部電極として未焼成セラミック誘電体層と重なる配置にするとともに前記電析メッキ膜から前記導電処理支持体を剥離して積層することを特

徴としている。

【0013】本願請求項4の発明に係る積層セラミックコンデンサの製造方法は、前記請求項3において、前記電析メッキ膜上に泳動電着法にて接着層を形成し、該接着層により前記電析メッキ膜を前記未焼成セラミック誘電体層に接着させることを特徴としている。

【0014】本願請求項5の発明に係る積層セラミックコンデンサの製造方法は、導電層が表面に形成された導電処理支持体にレジストを兼ねた第1の未焼成セラミック誘電体層を設けて前記導電層が露出する内部電極形成パターンを残して前記導電層を覆い、電気メッキにより電析メッキ膜を前記第1の未焼成セラミック誘電体層と略同じ厚みで前記導電層上に形成した後、内部電極となる前記電析メッキ膜及び前記第1の未焼成セラミック誘電体層と第2の未焼成セラミック誘電体層とが重なる配置にするとともに前記電析メッキ膜及び前記第1の未焼成セラミック誘電体層から前記導電処理支持体を剥離して積層することを特徴としている。

【0015】本願請求項6の発明に係る積層セラミックコンデンサの製造方法は、前記請求項5において、前記レジストを兼ねた未焼成セラミック誘電体層が感光性高分子材料をバインダとして用いたものであり、露光及び現像処理によって前記導電層が露出する内部電極形成パターンを形成することを特徴としている。

【0016】本願請求項7の発明に係る積層セラミックコンデンサの製造方法は、前記レジストを兼ねた未焼成セラミック誘電体層を泳動電着により前記導電層上に形成することを特徴としている。

【0017】

【発明の実施の形態】以下、本発明に係る積層セラミックコンデンサ及びその製造方法の実施の形態を図面に従って説明する。

【0018】図1は本発明の第1の実施の形態を示す。この図において、導電処理工程#1では、フレキシブルな支持体としてのPETフィルム1の表面にスパッタ、蒸着、無電解メッキ技術等により後工程の電気メッキのための導電処理を施し、フィルム表面に後工程で形成する電析メッキ膜が剥がれ易いステンレス、Cr、Cr系合金、Ti、Ti系合金、ITO等の導電層2を成膜する。

【0019】次いで、印刷パターン法により導電層2が露出する内部電極形成パターン3を残して耐メッキレジスト4で導電層2が覆われるようにする。つまり、レジスト印刷・乾燥工程#2でフィルム1の導電層2上の必要部分に耐メッキレジスト4をスクリーン印刷機5でスクリーン印刷し、内部電極形成パターン3に対応させて導電層2を露出させる（パターン3は同時に多数個形成する）。

【0020】それから、電気メッキ工程#3で露出した導電層2上に内部電極となる良導体金属の電析メッキ膜

10を電気メッキ装置11により成膜する。セラミックグリーンシートと後工程で同時焼成可能な良導体金属としては金、銀、パラジウムの貴金属も使用可能であるが、コスト面にも配慮した場合Ni、Cu等が好ましい。電析メッキ膜10の厚さは膜厚0.1~1.5 $\mu$ mであり、とくに小型、大容量化を目的としたとき0.7 $\mu$ m以下が望ましい。電析メッキ膜10上には接着層電着工程#4の電着装置12において接着層13が泳動電着法により形成される。ここで、泳動電着法とは、付着させたい粒子をコロイドにして電気を流して帯電した粒子を通电している電極に吸着、凝集させる方法であり、電極部分にのみ粒子を付着させることが可能である。接着層13の形成のための電着装置12では接着性の高分子材料をコロイドにして電着させている。接着層13の厚みは0.1~0.5 $\mu$ mである。

【0021】その後、レジスト剥離工程#5において、溶剤系、アルカリ系剥離剤を用いた剥離装置15でレジスト4を剥離、除去する。そして、シート形成工程#6のシート形成装置22で別のフレキシブルな支持体としてのPETフィルム20上にセラミックグリーンシート（未焼成セラミック誘電体シート）21を形成したものに對して内部電極転写工程#7において転写装置23を用いて内部電極となる電析メッキ膜10を接着層13を利用してセラミックグリーンシート21上に接着、転写する。

【0022】それ以後は、現状量産積層工程#8において、内部電極の転写されたセラミックグリーンシート21を所要枚数積層し、加熱圧着する。つまり、加熱圧着装置30の切断部31にて内部電極の転写されたセラミックグリーンシート21から不要な支持体としてのPETフィルム1、20を剥がす（PETフィルム1と共に導電層2も剥がす）とともに多数個の内部電極が配列されたカード形状に切断し、これを位置合わせ部32で位置合わせして所要枚数積層し（積層精度 $\pm 5\mu$ m以内が好ましい）、加熱圧着部33で加熱圧着する。その後、積層セラミックコンデンサのチップ個品に切断してから焼成することによって、電析メッキ膜で内部電極が形成され、隣合う前記内部電極間にセラミック誘電体層が介在して積層されてなる焼結体を作製し、これに所要の外部電極を形成して製品とする。

【0023】この第1の実施の形態によれば、次の通りの効果を得ることができる。

【0024】(1) 電析法による電析メッキ膜にて内部電極が形成されるために、従来の導電性ペーストを用いた方法より内部電極を薄くし、かつ寸法精度（外形と厚み）を高めることが可能である。このため、小型、大容量化に適している。

【0025】(2) セラミックグリーンシートに内部電極を転写した領域と内部電極が無い領域との厚みの差による段差が少なくなり、積層ずれが小さくなり、かつ大

きなプレス圧が要らなくなる。プレス変形が少なくなることによって、焼成後のコンデンサの静電容量ばらつきが小さくなる。

【0026】(3) 前記内部電極の電析メッキ膜は、薄く均一でかつ従来のNi粉末等をセラミックグリーンシートと同時焼成して内部電極を形成する場合よりも緻密であり、低抵抗の内部電極とすることが可能であり、高周波に対する特性向上が可能である。

【0027】(4) 比較的簡単な工程によって、より小型の積層セラミックコンデンサを安定的に製造可能である。

【0028】なお、スクリーン印刷の代わりにフォトレジストを用いた露光プロセスで耐メッキレジストを形成してもよい。

【0029】図2は本発明の第2の実施の形態を示す。この場合、導電処理工程#1乃至レジスト剥離工程#5までは第1の実施の形態と同じであり、それ以後の工程が異なっている。つまり、レジスト剥離工程#5で得られた内部電極となる電析メッキ膜10を導電層2上に有するPETフィルム1と、シート形成工程#6で得られたセラミックグリーンシート21を有するPETフィルム20とを、精密積層工程#10における積層機24により、それぞれカード形状に切断しかつ電析メッキ膜10がセラミックグリーンシート21に對面する向きで加熱圧着し、その後PETフィルム1、20をそれぞれ引き剥がして（PETフィルム1と共に導電層2も剥がす）、内部電極としての電析メッキ膜10を設けたセラミックグリーンシート21を必要枚数積層して積層体全体を加熱圧着する。以後の処理は第1の実施の形態と同じである。

【0030】この第2の実施の形態の場合、内部電極となる電析メッキ膜10とセラミックグリーンシート21とを加熱圧着後に外側のPETフィルム1、20を引き剥がすため、PETフィルムを剥離する際のセラミックグリーンシートの変形が無く、とくにセラミックグリーンシート21が薄い場合に有効である。その他の作用効果は前述の第1の実施の形態と同様である。

【0031】図3は本発明の第3の実施の形態を示す。この場合、導電処理工程#1乃至電気メッキ工程#3までは第1の実施の形態と同じであり、それ以後の工程が異なっている。つまり、電気メッキ工程#3で電析メッキ膜10を成膜後、レジスト剥離工程#5を実行してレジスト4を剥離、除去する。そして、誘電体コート工程#11において、シート形成装置25でPETフィルム1側の電析メッキ膜10上にセラミックグリーンシート26を重ねて形成する。その後は、第1の実施の形態と同様に、現状量産積層工程#8において、不要な支持体としてのPETフィルム1を剥がすとともに、内部電極及びこれに重なる配置のセラミックグリーンシート26を多数個の内部電極が配列されたカード形状に切断し、

これを所要枚数積層し、加熱圧着する。その後、積層セラミックコンデンサのチップ個品に切断してから焼成することによって、電析メッキ膜で内部電極が形成され、隣合う前記内部電極間にセラミック誘電体層が介在して積層されてなる焼結体を作製し、これに所要の外部電極を形成して製品とする。

【0032】この第3の実施の形態によっても前述の第1の実施の形態と同様な作用効果が得られる。

【0033】図4は本発明の第4の実施の形態を示す。この図において、導電処理工程#1では、PETフィルム1の表面にスパッタ、蒸着、無電解メッキ技術等により後工程の電気メッキのための導電処理を施し、フィルム表面に後工程で形成する電析メッキ膜が剥がれ易いステンレス、Cr、Cr系合金、Ti、Ti系合金、ITO等の導電層2を成膜する。

【0034】次いで、感光シート・フォトパターン法により導電層2が露出する内部電極形成パターン3を残してバインドとしての感光性高分子材料と可塑剤を添加したセラミックグリーンシート40で覆われるようにする。つまり、シート形成工程#20ではシート形成装置41にてフィルム1の導電層2全面に耐メッキレジストを兼ねたセラミックグリーンシート40を形成し、露光工程#21の露光装置42でセラミックグリーンシートの残す部分のみに紫外線(UV、DUV)をフォトマスクを通して照射、露光し、現像・定着工程#22の現像・定着装置43で溶剤等により不要部分を除去して内部電極形成パターン3に対応させて導電層2を露出させる(パターン3は同時に多数個形成する)。この場合、精密感光技術によりパターン精度を $\pm 3\mu\text{m}$ 程度にすることができる。

【0035】このパターンニングされたセラミックグリーンシート40をマスクとして、電気メッキ工程#23で露出した導電層2上に内部電極となる良導体金属の電析メッキ膜10を電気メッキ装置45により成膜する。セラミックグリーンシートと後工程で同時焼成可能な良導体金属としては金、銀、パラジウムの貴金属も使用可能であるが、コスト面にも配慮した場合Ni、Cu等が好ましい。電析メッキ膜10はセラミックグリーンシート40とほぼ同じ高さとなるように電析させる。実際には、後で別のセラミックグリーンシートに熱圧着することを考慮して数%低くすることが望ましい(多層積層体を得られた時点で内部構造を完全段差レスにすることに配慮する)。ここで、電析メッキ膜10及びセラミックグリーンシート40の膜厚は略 $2\mu\text{m}$ である。前記電析メッキ膜10及びセラミックグリーンシート40上には接着層形成工程#24の塗布装置(又は噴霧装置)46において接着層47が塗布又は噴霧等により形成される。接着層47の厚みは0.1~0.5 $\mu\text{m}$ である。

【0036】その後、シート形成工程#6のシート形成装置22で別のフレキシブルな支持体としてのPETフ

ィルム20上にセラミックグリーンシート21を形成したものに対して転写(2層化)工程#25において転写装置50を用いてセラミックグリーンシート40及びその欠落部(内部電極形成パターンとして除去した部分)に埋設された内部電極となる電析メッキ膜10をセラミックグリーンシート21上に接着層47を介し接着して重ね合わせる。

【0037】それ以後は、現状量産積層工程#8において、内部電極としての電析メッキ膜10及びセラミックグリーンシート40と、セラミックグリーンシート21とを重ね合わせたものを所要枚数積層し、加熱圧着する。つまり、加熱圧着装置30の切断部31にてセラミックグリーンシート21、40から不要な支持体としてのPETフィルム1、20を剥がすとともに多数個の内部電極が配列されたカード形状に切断し、これを位置合わせ部32で位置合わせして所要枚数積層し、加熱圧着部33で加熱圧着する。その後、積層セラミックコンデンサのチップ個品に切断してから焼成することによって、第1のセラミック誘電体層(セラミックグリーンシート40の焼成されたもの)の欠落部に当該第1のセラミック誘電体層と略同じ厚さの電析メッキ膜10が設けられて内部電極が構成され、隣り合う前記内部電極間に第2のセラミック誘電体層(セラミックグリーンシート21の焼成されたもの)が介在して積層されてなる段差レスの焼結体を作製し、これに所要の外部電極を形成して製品とする。

【0038】この第4の実施の形態によれば、次の通りの効果を得ることができる。

【0039】(1) 電析法による電析メッキ膜10にて内部電極が形成され、かつセラミックグリーンシート40の欠落部(内部電極形成パターンとして除去した部分)に内部電極が位置することになるため、各層のセラミックグリーンシートを完全段差レスで多層に積層可能であり、積層ずれを著しく小さくし、かつ大きなプレス圧を不要にできる。また、プレス変形が少なくなることによって、焼成後のコンデンサの静電容量ばらつきを小さくできる。

【0040】(2) 耐メッキレジストを兼ねたセラミックグリーンシート40は感光性高分子材料をバインドとして用いているため、紫外線による露光現像プロセスによって微細加工でき、誘電体層パターン精度を向上させることができる。また、誘電体層パターン精度によって電気メッキで形成される内部電極パターン精度が決まるため、内部電極パターン精度も向上する。例えば、従来技術のスクリーン印刷法は100 $\mu\text{m}$ ライン幅程度でばらつき20%程度、感光性グリーンシート法では、30 $\mu\text{m}$ パターン幅可能で、ばらつき10%以下とすることができる。

【0041】なお、その他の作用効果は前述の第1の実施の形態と同様である。

【0042】図5は本発明の第5の実施の形態を示す。この場合、導電処理工程#1、シート形成工程#20乃至接着層形成工程#24までは第4の実施の形態と同じであり、それ以後の工程が異なっている。つまり、接着層形成工程#24で得られた接着層47の付着した内部電極となる電析メッキ膜10及びセラミックグリーンシート40を導電層2上に有するPETフィルム1と、シート形成工程#6で得られたセラミックグリーンシート21を有するPETフィルム20とを、精密積層工程#10においてそれぞれカード形状に切断しかつ電析メッキ膜10及びセラミックグリーンシート40がセラミックグリーンシート21に対面する向きで加熱圧着し、その後PETフィルム1、20をそれぞれ引き剥がして、セラミックグリーンシート40及びその欠落部に形成された電析メッキ膜10をセラミックグリーンシート21に重ね合わせたものを必要枚数積層して積層体全体を加熱圧着する。以後の処理は第4の実施の形態と同じである。

【0043】この第5の実施の形態の場合、セラミックグリーンシート40及び内部電極となる電析メッキ膜10とセラミックグリーンシート21とを加熱圧着後に外側のPETフィルム1、20を引き剥がすため、PETフィルムを剥離する際のセラミックグリーンシートの変形が無く、とくにセラミックグリーンシート21が薄い場合に有効である。その他の作用効果は前述の第4の実施の形態と同様である。

【0044】図6は本発明の第6の実施の形態を示す。この場合、導電処理工程#1、シート形成工程#20乃至電気メッキ工程#23までは第4の実施の形態と同じであり、それ以後の工程が異なっている。つまり、電気メッキ工程#23でセラミックグリーンシート40の欠落部に電析メッキ膜10を成膜後、誘電体コート工程#11において、シート形成装置25でPETフィルム1側の電析メッキ膜10上にセラミックグリーンシート26を重ねて形成する。その後は、第4の実施の形態と同様に、現状量産積層工程#8において、セラミックグリーンシート40及び内部電極とこれに重なる配置のセラミックグリーンシート26とを所要枚数積層して加熱圧着し、不要な支持体としてのPETフィルム1を剥がすとともに多数個の内部電極が配列されたカード形状に切断し、これを所要枚数積層し、加熱圧着する。

【0045】この第6の実施の形態によっても前述の第4の実施の形態と同様な作用効果が得られる。

【0046】図7は本発明の第7の実施の形態を示す。この図において、導電処理工程#1では、PETフィルム1の表面にスパッタ、蒸着、無電解メッキ技術等により後工程の電気メッキのための導電処理を施し、フィルム表面に後工程で形成する電析メッキ膜が剥がれ易いステンレス、Cr、Cr系合金、Ti、Ti系合金、ITO等の導電層2を成膜する。

【0047】次いで、フォトパターン・粉体電着法により導電層2が露出する内部電極形成パターン3を残してセラミックグリーンシート60で覆われるようにする。つまり、レジストコート工程#30ではレジスト形成装置61にてフィルム1の導電層2全面にレジスト62を形成し、露光工程#31の露光装置63でレジストの残す部分（内部電極形成パターン3に対応）のみに紫外線（UV，DUV）をフォトマスクを通して照射、露光し、現像・定着工程#32の現像・定着装置64により溶剤等で不要部分を除去し、内部電極形成パターン3に一致するレジスト62のパターンを形成し、その他の部分の導電層2を露出させる。そして、泳動電着工程#33にて導電層2の露出部分にセラミックグリーンシート60となるセラミック粉末を泳動電着させる。この泳動電着は電着装置65によりセラミック粉末を分散、懸濁された状態にして直流電流を流すことで帯電したセラミック粉末を電極（導電層2）方向に移動させて吸着、凝集させることによって実行可能である。その後レジスト剥離工程#34で溶剤系、アルカリ系剥離剤を用いた剥離装置66によりレジスト62を剥離、除去して内部電極形成パターン3に対応させて導電層2を露出させる。

【0048】このようにパターンニングされたセラミックグリーンシート60をマスクとして、電気メッキ工程#23で露出した導電層2上に内部電極となる良導体金属の電析メッキ膜10を電気メッキ装置45により成膜する。電気メッキ工程#23以下の工程は第4、第5又は第6の実施の形態と同様の工程とすればよい。

【0049】この第7の実施の形態においても、電析法による電析メッキ膜10にて内部電極が形成され、かつセラミックグリーンシート60の欠落部に内部電極が位置することになるため、各層のセラミックグリーンシートを完全段差レスで多層に積層可能であり、第4の実施の形態と同様の作用効果を奏することができる。

【0050】図8は本発明の第8の実施の形態を示す。この図において、導電処理工程#1では、PETフィルム1の表面にスパッタ、蒸着、無電解メッキ技術等により後工程の電気メッキのための導電処理を施し、フィルム表面に後工程で形成する電析メッキ膜が剥がれ易いステンレス、Cr、Cr系合金、Ti、Ti系合金、ITO等の導電層2を成膜する。

【0051】次いで、感光性粉体電着・フォトパターン法により導電層2が露出する内部電極形成パターン3を残してセラミックグリーンシート70で覆われるようにする。つまり、泳動電着工程#40で電着装置71を用い、電着レジスト・感光性高分子材料・セラミック粉末を一体粒子としてコロイドにして直流電流を流すことで通電電極としての導電層2に吸着、凝集させる。露光工程#41の露光装置72で内部電極形成パターン3以外の領域に紫外線（UV，DUV）をフォトマスクを通して照射、露光し、現像・定着工程#42の現像・定着装

置73により溶剤等で不要部分を除去し、内部電極形成パターン3に一致させて導電層2を露出させる。

【0052】このようにパターンニングされたセラミックグリーンシート70をマスクとして、電気メッキ工程#23で露出した導電層2上に内部電極となる良導体金属の電析メッキ膜10を電気メッキ装置35により成膜する。電気メッキ工程#23以下の工程は第4、第5又は第6の実施の形態と同様の工程とすればよい。

【0053】この第8の実施の形態では、殆ど全工程が湿式となり、工数が少なくなる。

【0054】なお、第1乃至第3の実施の形態では、電気メッキ工程#3の前段での耐メッキレジストをスクリーン印刷したが、フォトレジストの露光、現像による内部電極形成のためのパターンニングを利用してもよいし、 $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 等の絶縁膜のパターンニング（再利用によるコストダウン目的の永久マスク）としてもよい。

【0055】また、第1又は第2の実施の形態において、接着層電着工程#4で接着層を泳動電着法で形成したが、マスクを使用して電析メッキ膜上のみに接着層を噴霧してもよい。

【0056】以上本発明の実施の形態について説明してきたが、本発明はこれに限定されることなく請求項の記載の範囲内において各種の変形、変更が可能なのは当業者には自明であろう。

【0057】

【発明の効果】以上説明したように、本発明によれば、電析法による電析メッキ膜にて内部電極が形成されるために、従来の導電性ペーストを用いた方法より内部電極を薄くし、かつ寸法精度（外形と厚み）を高めることが可能である。また、セラミックグリーンシートに内部電極が重なった領域と内部電極が無い領域との厚みの差による段差を少なくし又は段差レスとして、積層ずれやプレス変形を少なくして焼成後のコンデンサの静電容量ばらつきを小さくすることが可能である。さらに、前記内部電極の電析メッキ膜は、薄く均一でかつ従来のNi粉末等をセラミックグリーンシートと同時に焼成して内部電極を形成する場合よりも緻密であり、低抵抗の内部電極とすることが可能であり、高周波に対する特性向上が可能である。

【図面の簡単な説明】

【図1】本発明に係る積層セラミックコンデンサ及びその製造方法の第1の実施の形態を示す工程図である。

【図2】本発明の第2の実施の形態を示す工程図である。

【図3】本発明の第3の実施の形態を示す工程図である。

【図4】本発明の第4の実施の形態を示す工程図であ

る。

【図5】本発明の第5の実施の形態を示す工程図である。

【図6】本発明の第6の実施の形態を示す工程図である。

【図7】本発明の第7の実施の形態を示す工程図である。

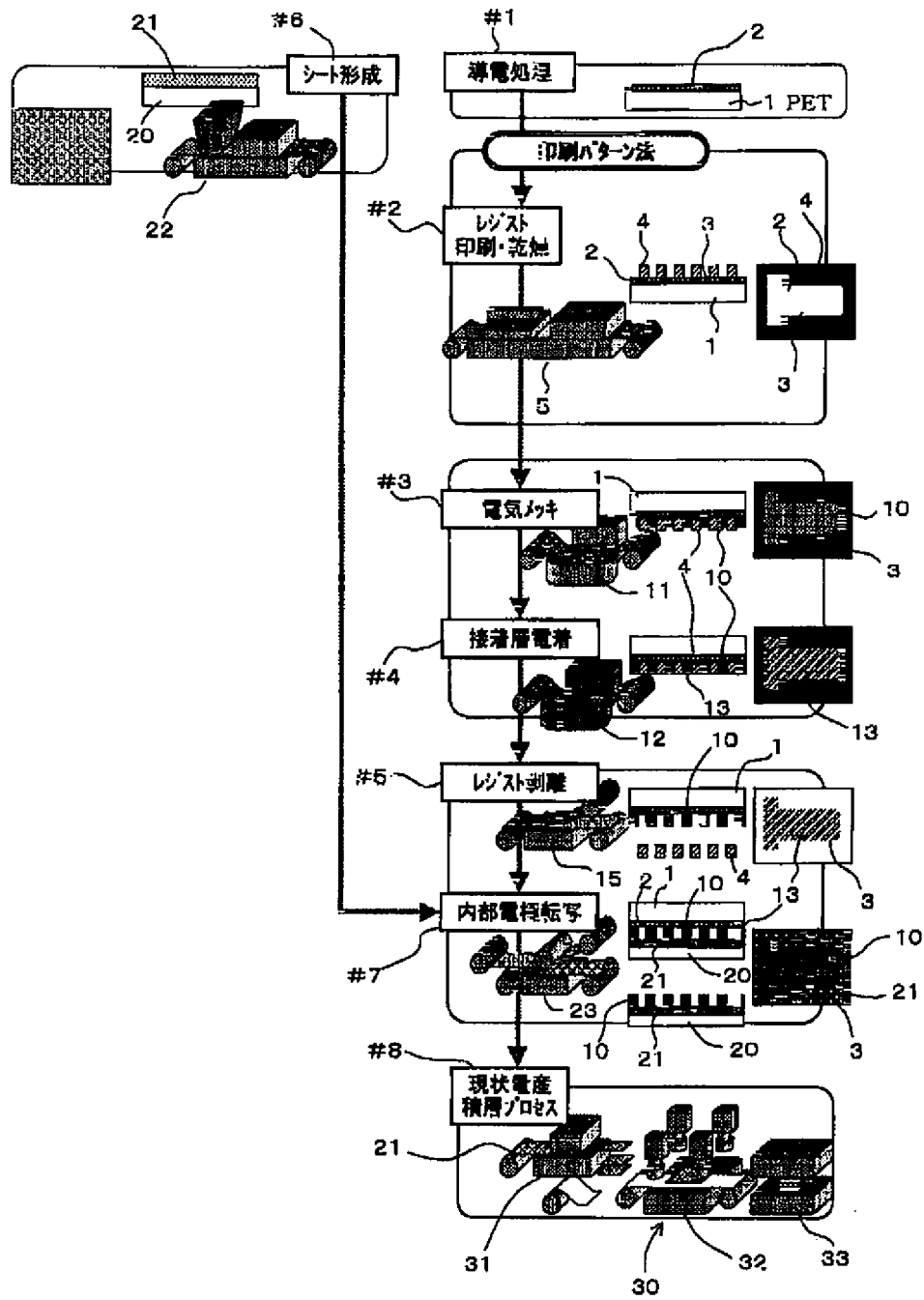
【図8】本発明の第8の実施の形態を示す工程図である。

【符号の説明】

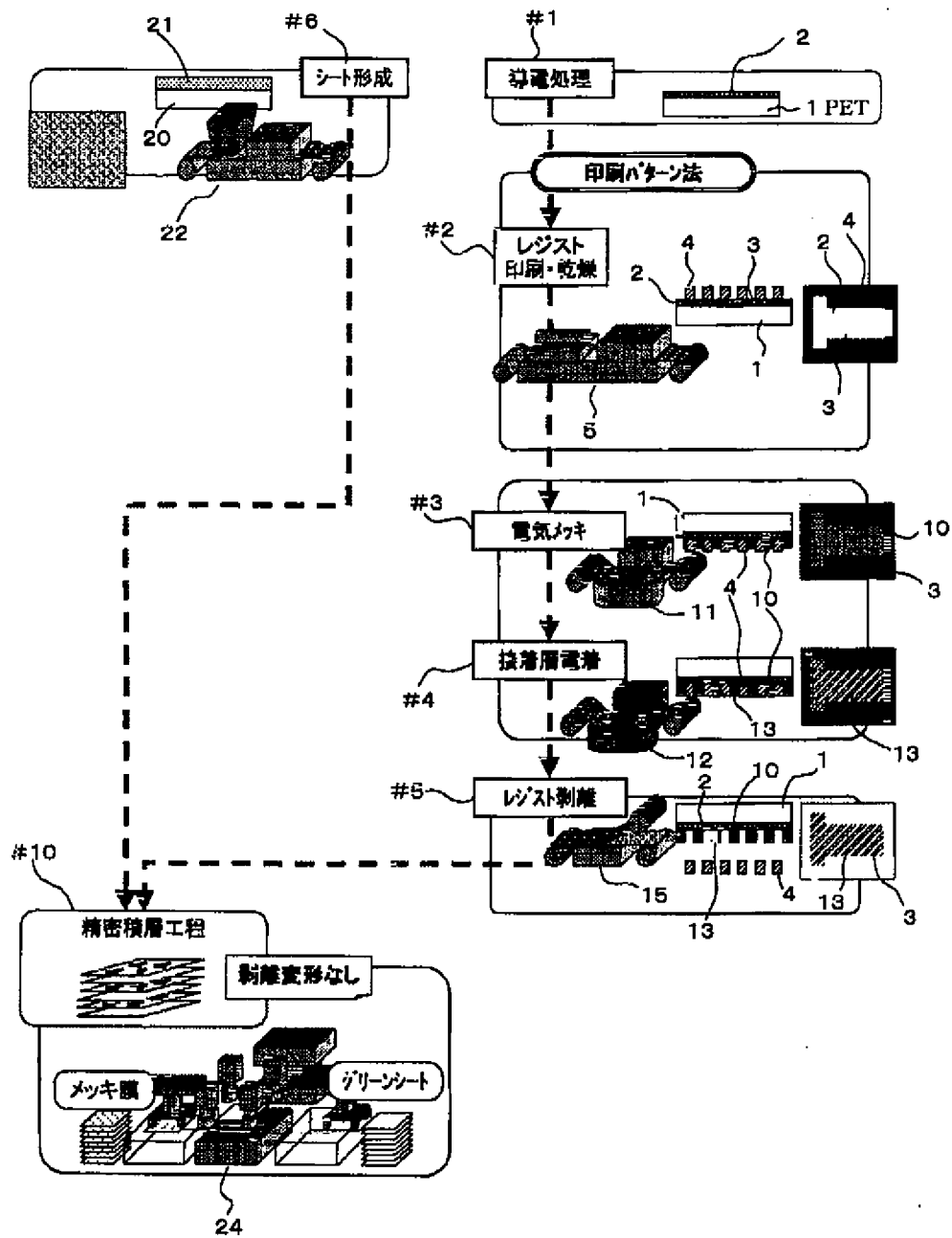
- 1, 20 PETフィルム
- 2 導電層
- 3 内部電極形成パターン
- 4 耐メッキレジスト
- 5 スクリーン印刷機
- 10 電析メッキ膜
- 11, 45 電気メッキ装置
- 12, 65, 71 電着装置
- 13, 47 接着層
- 15, 66 剥離装置
- 21, 26, 40, 60, 70 セラミックグリーンシート
- 22, 25, 41 シート形成装置
- 23, 50 転写装置
- 24 積層機
- 30 加熱圧着装置
- 31 切断部
- 32 位置合わせ部
- 33 加熱圧着部
- 42, 63, 72 露光装置
- 43, 64, 73 現像・定着装置
- 46 塗布装置
- 61 レジスト形成装置
- #1 導電処理工程
- #2 レジスト印刷・乾燥工程
- #3, #23 電気メッキ工程
- #4 接着層電着工程
- #5, #34 レジスト剥離工程
- #6, #20 シート形成工程
- #7 内部電極転写工程
- #8 現状積層量産工程
- #10 精密積層工程
- #11 誘電体コート工程
- #21, #31, #41 露光工程
- #22, #32, #42 現像・定着工程
- #24 接着層形成工程
- #30 レジストコート工程
- #33, #40 泳動電着工程



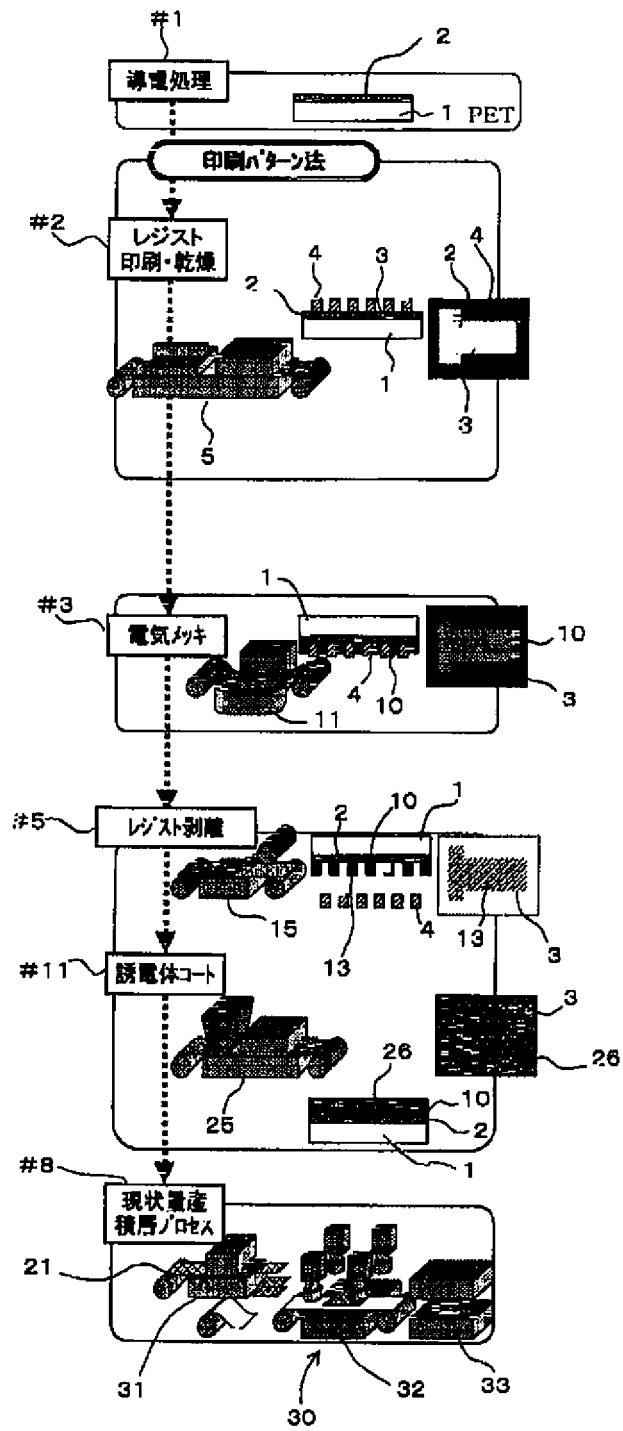
【図1】



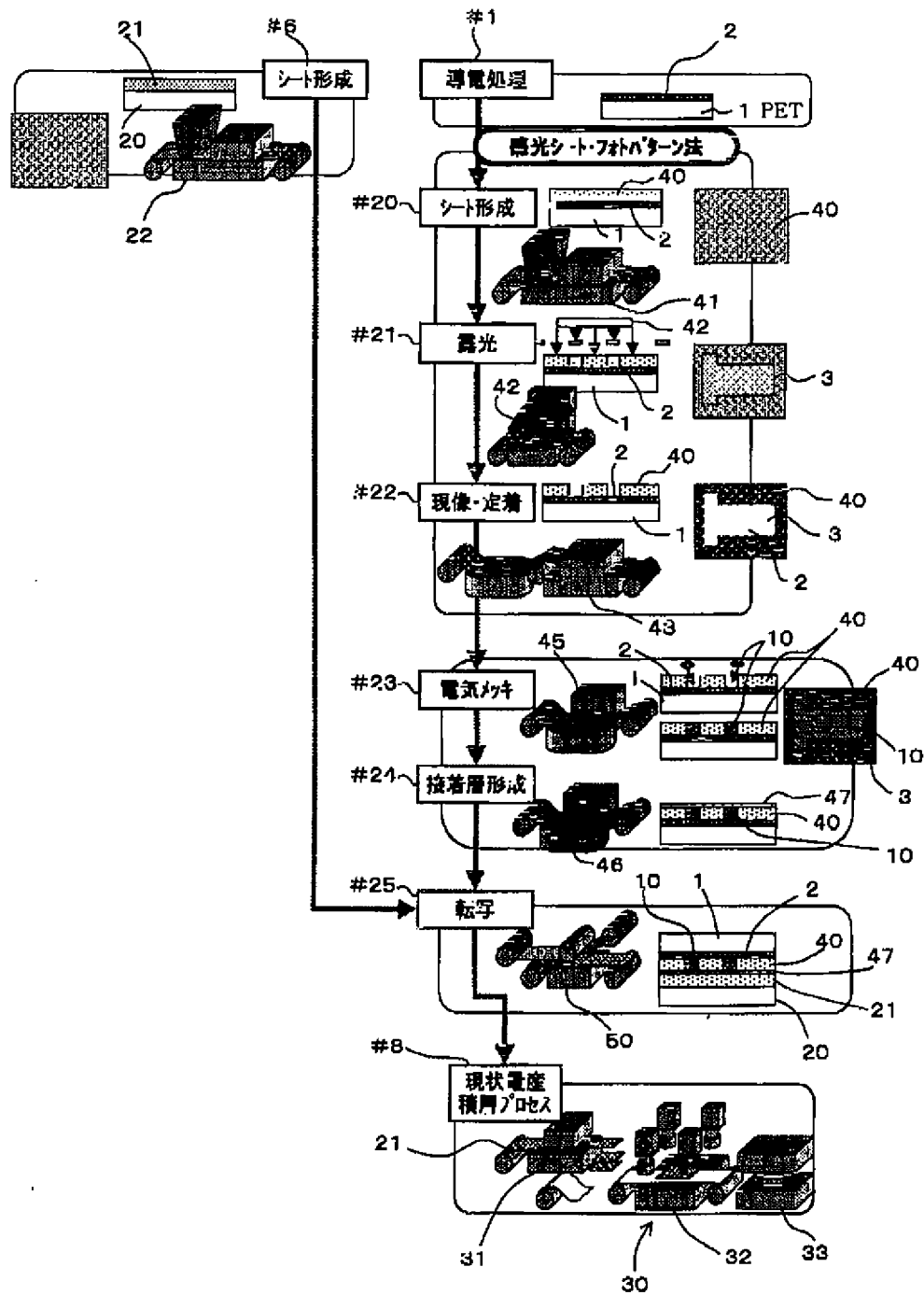
【図2】



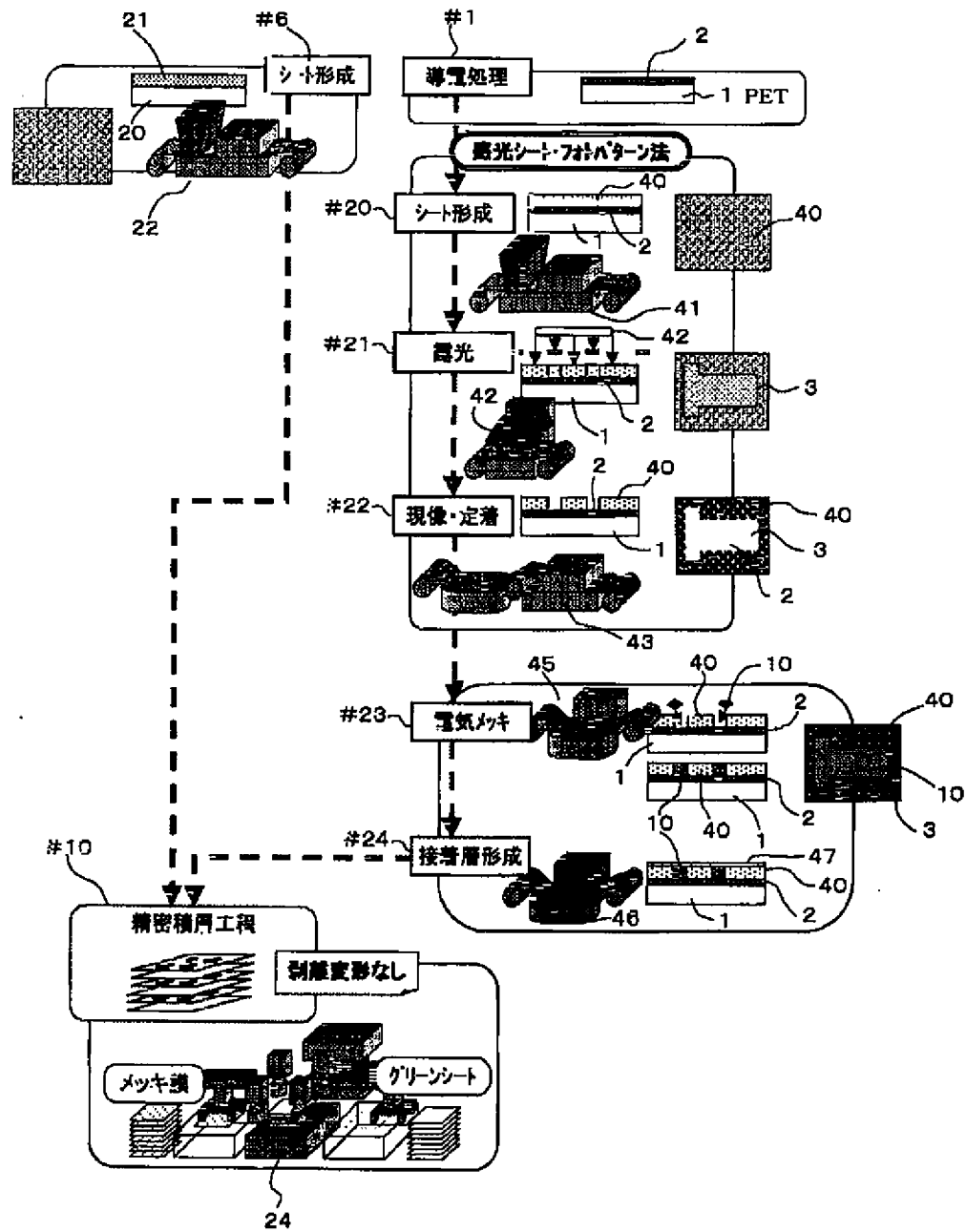
【図3】



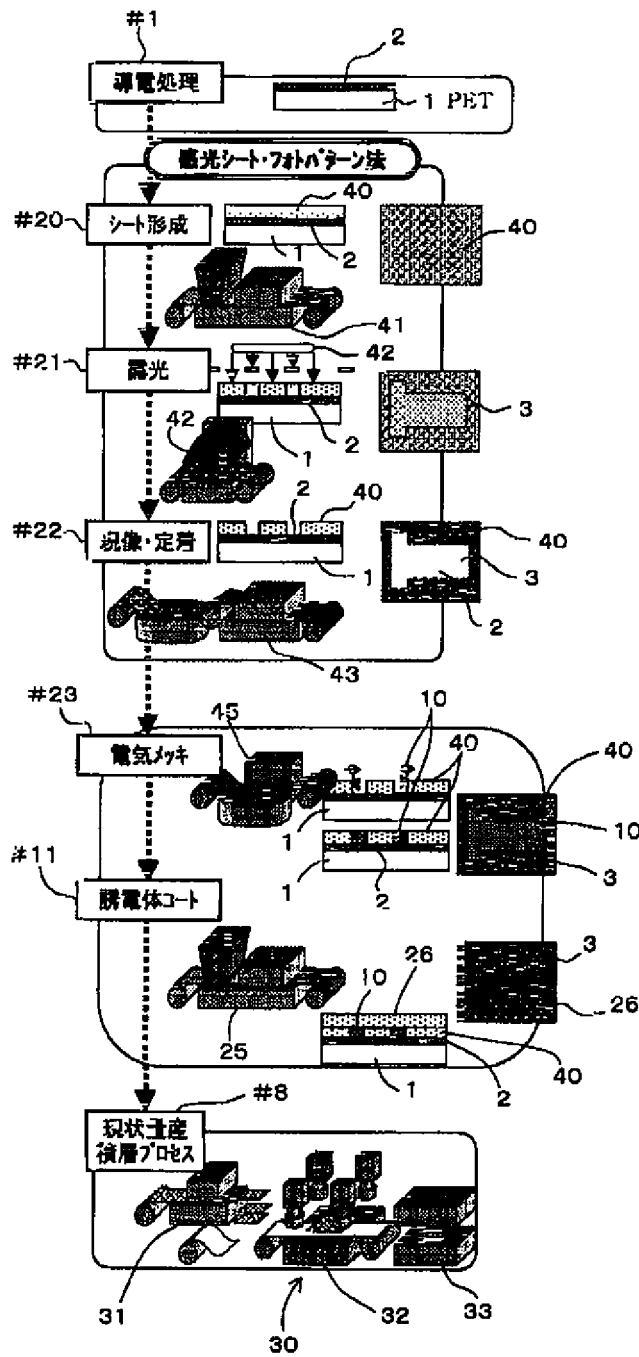
【図4】



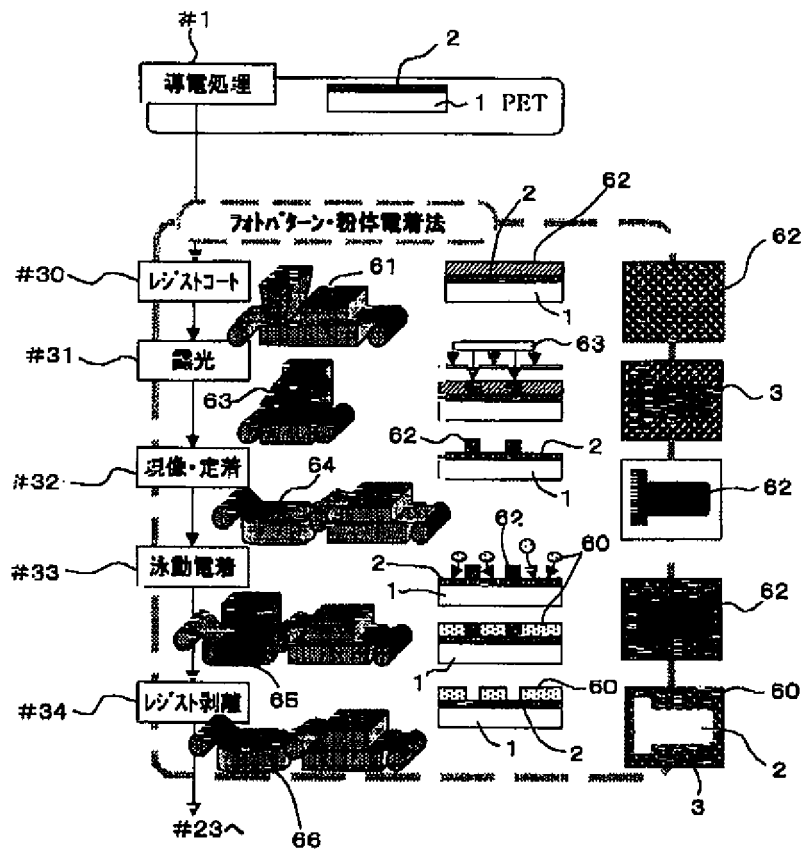
【図5】



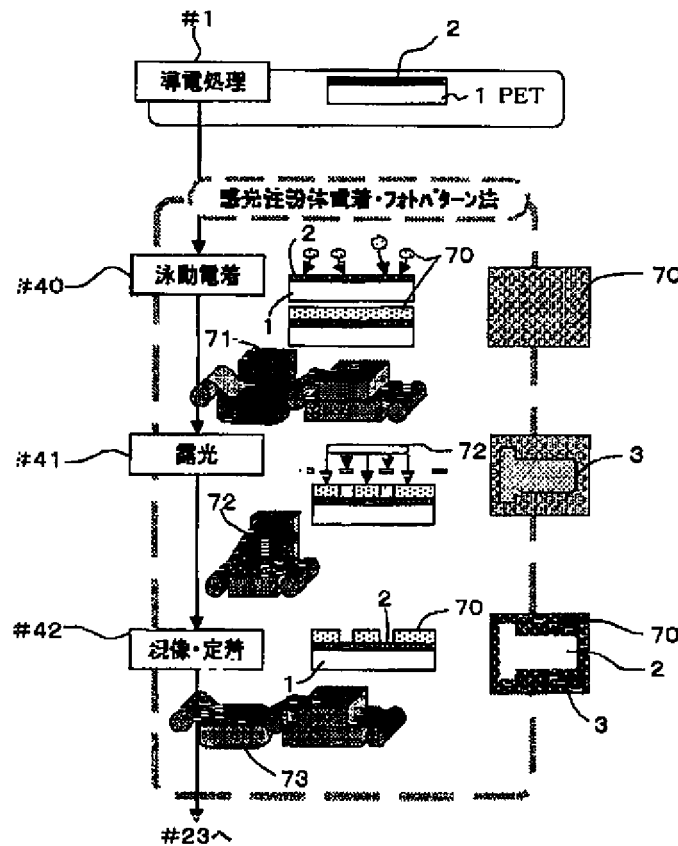
【図6】



【図7】



【図8】



フロントページの続き

(51)Int. Cl.<sup>7</sup>

H01G 4/30

識別記号

301

FI

H01G 4/30

(参考)

301E

(72)発明者 青木 俊二

東京都中央区日本橋一丁目13番1号ティー  
ディーケイ株式会社内

Fターム(参考) 5E001 AC04 AC09 AC10 AD00 AD04

AH03 AH06 AH07 AJ01

5E082 AB03 BC39 EE05 EE18 EE23

EE26 EE37 EE39 EE45 FF14

FF15 FG06 FG26 FG34 FG54

LL01 LL02 LL03 MM22 MM24